

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平7-236148

(43)公開日 平成7年(1995)9月5日

(51)Int.Cl.<sup>6</sup>

H 0 4 N 9/09

識別記号

府内整理番号

A

F I

技術表示箇所

審査請求 未請求 請求項の数3 FD (全9頁)

(21)出願番号

特願平6-49717

(22)出願日

平成6年(1994)2月23日

(71)出願人

旭光学工業株式会社

東京都板橋区前野町2丁目36番9号

(72)発明者

宮寺俊一

東京都板橋区前野町2丁目36番9号 旭光学工業株式会社内

(72)発明者

青木晴美

東京都板橋区前野町2丁目36番9号 旭光学工業株式会社内

(72)発明者

谷信博

東京都板橋区前野町2丁目36番9号 旭光学工業株式会社内

(74)代理人

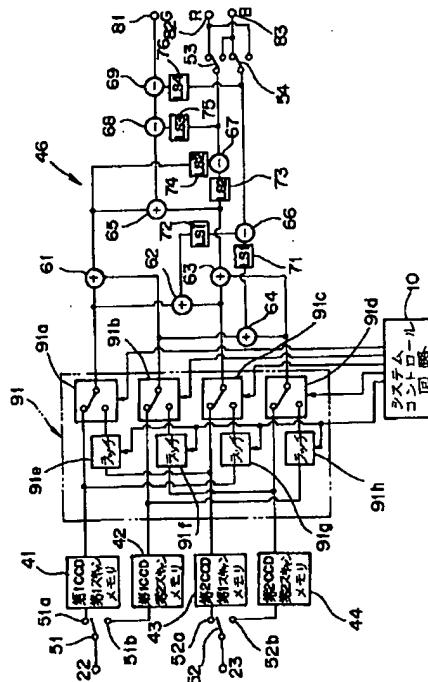
弁理士 松浦季

(54)【発明の名称】 画素信号生成装置

(57)【要約】

【目的】 欠陥フォトダイオードが存在するために画素信号が欠落している場合に、画質の劣化を抑える。

【構成】 第1CCDから得られる第1フィールドの画素信号は第1スキャンメモリ41から選択スイッチ91aに直接入力される。第2CCDから得られる第1フィールドの画素信号は第1スキャンメモリ43からラッチ91eを介して選択スイッチ91aに入力される。ラッチ91eは1画素分遅延させて画素信号を選択スイッチ91aに導く。選択スイッチ91aは通常ラッチ91eとは反対側に定められている。第1スキャンメモリ41からの画素信号が欠落している時、選択スイッチ91aはラッチ91e側に切り換えられる。これにより欠落画素は、ラッチ91eを介して入力される画素信号により補正される。



## 【特許請求の範囲】

【請求項1】 マゼンタ、グリーン、イエローおよびシアンの色フィルタ要素を規則的に配設して成る補色市松カラーフィルタが受光面上に設けられた第1のイメージセンサと、前記補色市松カラーフィルタと同じ構成の補色市松カラーフィルタが受光面上に設けられ、各色フィルタ要素が第1のイメージセンサの対応する色フィルタ要素に対して水平方向に1画素分ずれている第2のイメージセンサと、前記第1のイメージセンサに正常な信号を生成できない欠落画素が存在している場合に、この欠落画素に隣接し、かつこの欠落画素と同じ色フィルタ要素が配設された前記第2のイメージセンサの画素信号により補う補正手段とを備えたことを特徴とする画素信号生成装置。

【請求項2】 前記補正手段は、前記第1および第2のイメージセンサの一方により得られた画素信号を出力する第1の画素信号出力手段と、前記第1および第2のイメージセンサの他方により得られた画素信号を、前記第1の画素信号出力手段の出力に対して相対的に1画素分だけ遅延させて出力する第2の画素信号出力手段と、前記第1および第2の画素信号出力手段から同時に出力される画素信号のうち、前記欠落画素ではない画素信号を選択して出力する画素信号選択手段とを備えたことを特徴とする請求項1に記載の画素信号生成装置。

【請求項3】 前記画素信号選択手段は欠落画素の位置を記憶する欠落画素記憶手段を有し、この欠落画素記憶手段により記憶された位置に基づいて、前記第1または第2の画素信号出力手段から出力される画素信号から欠落画素ではない方の画素信号を選択して出力することを特徴とする請求項2に記載の画素信号生成装置。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は、撮像素子を構成するフォトダイオードの一部に欠落があった場合にそのフォトダイオードにより得られるべき画素信号を生成する装置に関する。

## 【0002】

【従来の技術】 従来スチルビデオカメラ等において、カラー信号を生成するため、レッド、グリーンおよびブルーの3つの色フィルタ要素から成るカラーフィルタ（ベイヤー方式カラーフィルタ等）、あるいはマゼンタ、グリーン、イエローおよびシアンの4つの色フィルタ要素から成るカラーフィルタ（補色市松カラーフィルタ）を、撮像素子の受光面上に設けたものが知られている。各色フィルタ要素は、撮像素子の各フォトダイオード上に設けられており、各フォトダイオードを介して、その画素に対応した色信号が得られる。

【0003】 1つの撮像素子には、例えば約38万のフォトダイオードが規則的な配置で形成されるが、全てのフォトダイオードが正常に作動するとは限らず、正常な

画素信号を生成することができない欠陥フォトダイオードが存在することもある。このような場合、従来、そのフォトダイオードの位置の情報をROMに格納しておき、このフォトダイオードから2画素以上離れている、同じ色フィールド要素が設けられたフォトダイオードの色信号を用いて補正していた。

## 【0004】

【発明が解決しようとする課題】 ところが、この補正データに対応した画素は本来の画素の位置から離れており、補正データの色と実際の色との差異が大きい場合に、欠陥フォトダイオードに対応した部位の画質が劣化するという問題が生じる。

【0005】 本発明は、補色市松カラーフィルタを用いた構成において、欠陥フォトダイオードが存在していても、そのフォトダイオードから本来得られるべき色信号にできる限り近い色信号を生成することができる画素信号生成装置を提供することを目的としている。

## 【0006】

【問題を解決するための手段】 本発明に係る画素信号生成装置は、マゼンタ、グリーン、イエローおよびシアンの色フィルタ要素を規則的に配設して成る補色市松カラーフィルタが受光面上に設けられた第1のイメージセンサと、補色市松カラーフィルタと同じ構成の補色市松カラーフィルタが受光面上に設けられ、各色フィルタ要素が第1のイメージセンサの対応する色フィルタ要素に対して水平方向に1画素分ずれている第2のイメージセンサと、第1のイメージセンサに正常な信号を生成できない欠落画素が存在している場合に、この欠落画素に隣接し、かつこの欠落画素と同じ色フィルタ要素が配設された第2のイメージセンサの画素信号により補う補正手段とを備えたことを特徴としている。

## 【0007】

【実施例】 以下図示実施例により本発明を説明する。図1は本発明の一実施例であるスチルビデオカメラのプロック図である。

【0008】 システムコントロール回路10はマイクロコンピュータであり、本スチルビデオカメラの全体の制御を行う。

【0009】 撮像光学系11はレンズ12と絞り13を備える。レンズ12は、ズーミング動作時、ズーム駆動回路14によって駆動され、合焦動作時、フォーカス駆動回路15によって駆動される。絞り13は、露出制御時、アイリス駆動回路16によって開度を調整される。ズーム駆動回路14、フォーカス駆動回路15およびアイリス駆動回路16はシステムコントロール回路10によって制御される。

【0010】 撮像光学系11を通った光線は、プリズム21を通過して第1および第2のCCD（イメージセンサ）22、23に導かれ、これらのCCD22、23上では同じ被写体像が結像される。またこの光線は、プリ

ズム21およびミラー24、29を介してファインダ光学系25に導かれる。第1および第2のCCD22、23には、それぞれフィルタ101、102が設けられる。これらのCCD22、23はCCDドライバ26によって駆動され、これにより、CCD22、23上に結像された被写体像に対応した画素信号が、相間二重サンプリング(CDS)回路31、32に供給される。CCDドライバ26は、システムコントロール回路10によって制御される同期信号発生回路27から出力されるパルス信号により作動する。

【0011】CDS回路31、32に入力された画素信号は、リセット雑音を除去された後、プリプロセス回路33、34においてガンマ補正等の所定の処理を施される。そしてこの画素信号は、A/D変換器35、36においてデジタル信号に変換され、第1CCDの第1スキャンメモリ41、第1CCDの第2スキャンメモリ42、第2CCDの第1スキャンメモリ43、第2CCDの第2スキャンメモリ44にそれぞれ格納される。各スキャンメモリ41～44はそれぞれ1フィールド分の画素信号を格納できる記憶容量を有している。画素信号が格納される各スキャンメモリ41～44のアドレスは、システムコントロール回路10によりアドレス制御回路45を介して制御される。

【0012】各スキャンメモリ41～44から読み出された画素信号は補正回路91を介して映像処理回路46に入力される。補正回路91は後述するように、第1または第2のCCD31、32のいずれかのフォトダイオードが正常な画素信号を生成することができない場合、このようなフォトダイオードから得られる欠陥画素信号を他のフォトダイオードから得られる画素信号により補うために設けられている。

【0013】映像処理回路46は、スキャンメモリ41～44から補正回路91を介して読み出された画素信号に対して、後述する処理を施し、これにより、輝度信号とともに、R信号、G信号およびB信号が出力される。これらの信号はモニタ信号としてモニタ装置92等に出力される。また、これらの信号を静止画としてICメモリカード93等の記録媒体に記録する場合、これらの信号は画像圧縮伸張回路94においてデータ圧縮され、ICメモリカード制御回路95を介してICメモリカード93に記録される。

【0014】システムコントロール回路10に接続されたマニュアルスイッチ47は、本スチルビデオカメラを操作するため、また表示素子48は、マニュアルスイッチ47による操作の内容等を表示するために、それぞれ設けられる。さらにシステムコントロール回路10には、CCD22、23のフォトダイオードの一部に正常な信号を生成できない欠陥画素が存在している場合に、この欠陥画素の位置を記憶する欠陥画素データROM96が接続されている。

【0015】プリズム21は第1および第2の光分離面21a、21bを有しており、これらの光分離面21a、21bの作用により、第1および第2のCCD22、23とファインダ光学系25に導かれる光量が例えば4:4:2の比に分離され、各CCD22、23に同じ強度の光が導かれる。すなわち、撮像光学系11からプリズム21に入射した光線の一部は、第1の光分離面21aで反射されて第2のCCD23に導かれ、他の光線は、第1の光分離面21aを透過して第2の光分離面21bに導かれる。

10 10 第2の光分離面21bにおいて、一部の光線は反射して第1のCCD22に導かれ、他の光線、すなわち第1および第2の光分離面21a、21bを透過した光線は、プリズム21の外部に出射される。この光線は、ミラー24、29で反射されてファインダ光学系25に導かれる。なお、ミラー24、29はファインダ光学系25の光軸を撮影光学系11の光軸からはずらすための部材であり、省略することもできる。

【0016】第1および第2のCCD22、23に導かれる光量は同じである方が好ましいが、必ずしも同じである必要はなく、これらの光量が異なる場合には、CCD22、23の出力のゲイン調整により、これらの出力信号の大きさを同じにすればよい。

【0017】図2は第1および第2のCCD22、23の受光面上に設けられたカラーフィルタ101、102の配列を示すものである。これらのカラーフィルタ101、102は、補色市松カラーフィルタであり、同じ構成を有している。これらのカラーフィルタ101、102では、マゼンタ(Mg)、イエロー(Ye)、シアン(Ce)およびグリーン(G)を透過させる各フィルタ要素が交互に配設されている。すなわち、水平方向および垂直方向にそれぞれ2画素ずつ並べて成る計4画素には、グリーン(G)の他に、補色の異なる分光特性を有するマゼンタ(Mg)、イエロー(Ye)およびシアン(Ce)の3画素が設けられている。

【0018】第2のカラーフィルタ102のCCD23に対する位置関係を、第1のカラーフィルタ101のCCD22に対する位置関係と比較すると、第2のカラーフィルタ102は、CCD23に対し1画素分だけ水平方向(図2では左方向)にずらせて設けられている。例えば画面の左上隅の画素Pに注目すると、第1のカラーフィルタ101ではマゼンタであるが、第2のカラーフィルタ102ではグリーンである。

【0019】このようにCCD22、23の画素分光特性は、それぞれ規則的に変化しており、補色色差線順次式である。また、第1のCCD22の画素分光特性に対して、第2のCCD23の画素分光特性は1画素分だけ水平方向にずれている。したがって、第1CCD22の垂直方向に並ぶ2画素と、その2画素の光学的に同じ位置にある第2CCD23の垂直方向に並ぶ2画素との4画素は、それぞれ異なる分光特性を有している。すなわち、

ち、例えば一方の2画素がMgとYeである場合、他方の2画素はGとCyである。

【0020】第1のCCD22の出力信号と第2のCCD23の出力信号は、デジタル信号としてスキャンメモリ41～44に一旦格納されるが、これらのメモリから読み出され、映像処理回路46において処理される。すなわち、対応する画素同士が相互に重ね合わせられるとともに、この重ね合わせられた信号から各画素に対応するR信号、G信号およびB信号が抽出されて映像信号が得られる。

【0021】図3はこの重ね合わせの状態を示している。この図から理解されるように、第1のCCD22のフィルタ101のマゼンタ(Mg)と第2のCCD23のフィルタ102のグリーン(G)が、フィルタ101のグリーン(G)とフィルタ102のマゼンタ(Mg)が、フィルタ101のイエロー(Ye)とフィルタ102のシアン(Cy)が、フィルタ101のシアン(Cy) \* 5

$$\begin{aligned}
 R_s &= (Mg + Ye) - \alpha (G + Cy) \\
 &= R_{Mg} + B_{Mg} + R_{Ye} + G_{Ye} - \alpha G - \alpha G_{Cy} - \alpha B_{Cy} \\
 &= R_{Mg} + R_{Ye} + G_{Ye} - \alpha (G + G_{Cy}) + B_{Mg} - \alpha B_{Cy} \\
 &= R_{Mg} + R_{Ye}
 \end{aligned}
 \tag{1}$$

ただし、この(1)式が成立するためには、

$$\alpha = G_{Ye} / (G + G_{Cy}) = B_{Mg} / B_{Cy}$$

が成立することが条件である。

\* y)とフィルタ102のイエロー(Ye)が、それぞれ同じ画素に対応している。なお図3において、Pxは水平方向の各画素の間隔(1ピッチ)、Pyは垂直方向の各画素の間隔(1ピッチ)をそれぞれ示す。

【0022】まずR信号の抽出について説明する。マゼンタ(Mg)に含まれるR信号をR<sub>Mg</sub>、B信号をB<sub>Mg</sub>、イエロー(Ye)に含まれるR信号をR<sub>Ye</sub>、G信号をG<sub>Ye</sub>、シアン(Cy)に含まれるG信号をG<sub>Cy</sub>、B信号をB<sub>Cy</sub>とすると、

$$10 \quad Mg = R_{Mg} + B_{Mg}, \quad Ye = R_{Ye} + G_{Ye}, \quad Cy = G_{Cy} + B$$

Cyと表すことができる。

【0023】R信号は、垂直方向に並ぶマゼンタ(Mg)とイエロー(Ye)、およびこれらに重ね合わせされたグリーン(G)とシアン(Cy)の4画素(図3において斜線を付された画素)から、次の式により得られる。

$$\begin{aligned}
 R_s &= (Mg + Ye) - \alpha (G + Cy) \\
 &= R_{Mg} + B_{Mg} + R_{Ye} + G_{Ye} - \alpha G - \alpha G_{Cy} - \alpha B_{Cy} \\
 &= R_{Mg} + R_{Ye} + G_{Ye} - \alpha (G + G_{Cy}) + B_{Mg} - \alpha B_{Cy} \\
 &= R_{Mg} + R_{Ye}
 \end{aligned}
 \tag{1}$$

※【0024】B信号についても同様に、次の式により得られる。

$$\begin{aligned}
 B_s &= (Mg + Cy) - \beta (G + Ye) \\
 &= R_{Mg} + B_{Mg} + G_{Cy} + B_{Cy} - \beta G - \beta R_{Ye} - \beta G_{Ye} \\
 &= B_{Mg} + B_{Cy} + G_{Cy} - \beta (G + G_{Ye}) + R_{Mg} - \beta R_{Ye} \\
 &= B_{Mg} + B_{Cy}
 \end{aligned}
 \tag{2}$$

ただし、この(2)式が成立するためには、

$$\beta = G_{Cy} / (G + G_{Ye}) = R_{Mg} / R_{Ye}$$

が成立することが条件である。

★【0025】G信号については、輝度信号(Y)と、  
30 (1)式、(2)式により求められたRs、Bsとから  
★ 得られる。すなわち、

$$\begin{aligned}
 G_s &= Y - R_s - B_s \\
 &= (Mg + Cy + G + Ye) - R_s - B_s \\
 &= G + G_{Ye} + G_{Cy}
 \end{aligned}
 \tag{3}$$

【0026】次に図4を参照してRGB信号の実際の抽出方法について説明する。この図の画素配置において、第1および第2のCCD22、23をそれぞれパラメータA、Bで表し、水平方向をパラメータi、垂直方向をパラメータjで表す。なおこの図において、重ね合わせて示された各画素のうち上方に位置するものが第1のCCD22に対応し、下方に位置するものが第2のCCD23に対応するものとする。各画素からの信号を、第1のCCD22に関しては、

$$VA_{i,j} = Mg, \quad VA_{i+1,j} = G$$

$$VA_{i,j+1} = Ye, \quad VA_{i+1,j+1} = Cy$$

$$VA_{i,j+2} = G, \quad VA_{i+1,j+2} = Mg$$

$$VA_{i,j+3} = Ye, \quad VA_{i+1,j+3} = Cy$$

となるように配置し、第2のCCD23に関しては、

$$VB_{i,j} = G, \quad VB_{i+1,j} = Mg$$

$$VB_{i,j+1} = Cy, \quad VB_{i+1,j+1} = Ye$$

★ VB<sub>i,j+2</sub> = Mg、VB<sub>i+1,j+2</sub> = G  
VB<sub>i,j+3</sub> = Cy、VB<sub>i+1,j+3</sub> = Ye  
となるように配置する。ここで、i=1,3,5,...;j=1,5,9,...の値をとるものとする。

【0027】一回目の走査で第1フィールドの信号すな40 わち、

$$VA_{i,j} = Mg, \quad VA_{i+1,j} = G$$

$$VA_{i,j+2} = G, \quad VA_{i+1,j+2} = Mg$$

$$VB_{i,j} = G, \quad VB_{i+1,j} = Mg$$

$$VB_{i,j+2} = Mg, \quad VB_{i+1,j+2} = G$$

が抽出され、二回目の走査で第2フィールドの信号すなわち、

$$VA_{i,j+1} = Ye, \quad VA_{i+1,j+1} = Cy$$

$$VA_{i,j+3} = Ye, \quad VA_{i+1,j+3} = Cy$$

$$VB_{i,j+1} = Cy, \quad VB_{i+1,j+1} = Ye$$

$$VB_{i,j+3} = Cy, \quad VB_{i+1,j+3} = Ye$$

$$★ 50 \quad VB_{i,j+2} = Cy, \quad VB_{i+1,j+2} = Ye$$

が抽出される。

【0028】以上の全画素信号がスキャンメモリ41～44に記憶される。これらの画素信号は、補正回路91\*

$$\begin{aligned} R_{i,k} &= (VA_{i,j} + VA_{i,j+1}) - \alpha (VB_{i,j} + VB_{i,j+1}) \\ &= (Mg + Ye) - \alpha (G + Cy) \end{aligned} \quad (4)$$

$$\begin{aligned} R_{i,k+1} &= (VB_{i,j+2} + VA_{i,j+3}) - \alpha (VA_{i,j+2} + VB_{i,j+3}) \\ &= (Mg + Ye) - \alpha (G + Cy) \end{aligned} \quad (5)$$

$$\begin{aligned} B_{i,k} &= (VA_{i,j} + VB_{i,j+1}) - \beta (VB_{i,j} + VA_{i,j+1}) \\ &= (Mg + Cy) - \beta (G + Ye) \end{aligned} \quad (6)$$

$$\begin{aligned} B_{i,k+1} &= (VB_{i,j+2} + VB_{i,j+3}) - \beta (VA_{i,j+2} + VA_{i,j+3}) \\ &= (Mg + Cy) - \beta (G + Ye) \end{aligned} \quad (7)$$

$$\begin{aligned} G_{i,k} &= (VA_{i,j} + VA_{i,j+1} + VB_{i,j} + VB_{i,j+1}) \\ &\quad - pR_{i,k} - qB_{i,k} \\ &= (Mg + Ye + G + Cy) - pR_{i,k} - qB_{i,k} \end{aligned} \quad (8)$$

$$\begin{aligned} G_{i,k+1} &= (VB_{i,j+2} + VA_{i,j+3} + VA_{i,j+2} + VB_{i,j+3}) \\ &\quad - pR_{i,k+1} - qB_{i,k+1} \\ &= (Mg + Ye + G + Cy) - pR_{i,k+1} - qB_{i,k+1} \end{aligned} \quad (9)$$

のRGB信号が得られる。

\*の*i+1*番目の画素に対し、

【0029】同様にして、奇フィールドの奇偶数走査線※

$$\begin{aligned} R_{i+1,k} &= (VB_{i+1,j} + VB_{i+1,j+1}) - \alpha (VA_{i+1,j} + VA_{i+1,j+1}) \\ &= (Mg + Ye) - \alpha (G + Cy) \end{aligned} \quad (10)$$

$$\begin{aligned} R_{i+1,k+1} &= (VA_{i+1,j+2} + VB_{i+1,j+3}) \\ &\quad - \alpha (VB_{i+1,j+2} + VA_{i+1,j+3}) \\ &= (Mg + Ye) - \alpha (G + Cy) \end{aligned} \quad (11)$$

$$\begin{aligned} B_{i+1,k} &= (VB_{i+1,j} + VA_{i+1,j+1}) - \beta (VA_{i+1,j} + VB_{i+1,j+1}) \\ &= (Mg + Cy) - \beta (G + Ye) \end{aligned} \quad (12)$$

$$\begin{aligned} B_{i+1,k+1} &= (VA_{i+1,j+2} + VA_{i+1,j+3}) \\ &\quad - \beta (VB_{i+1,j+2} + VB_{i+1,j+3}) \\ &= (Mg + Cy) - \beta (G + Ye) \end{aligned} \quad (13)$$

$$\begin{aligned} G_{i+1,k} &= (VB_{i+1,j} + VB_{i+1,j+1} + VA_{i+1,j} + VA_{i+1,j+1}) \\ &\quad - pR_{i+1,k} - qB_{i+1,k} \end{aligned}$$

$$= (Mg + Ye + G + Cy) - pR_{i+1,k} - qB_{i+1,k} \quad (14)$$

$$\begin{aligned} G_{i+1,k+1} &= (VA_{i+1,j+2} + VB_{i+1,j+3} + VB_{i+1,j+2} + VA_{i+1,j+3}) \\ &\quad - pR_{i+1,k+1} - qB_{i+1,k+1} \end{aligned}$$

$$= (Mg + Ye + G + Cy) - pR_{i+1,k+1} - qB_{i+1,k+1} \quad (15)$$

のRGB信号が得られる。ここで、*p, q*は(3)式を参考すれば1であっても良いが、Y成分の値に応じ、適当に調整できる方が好ましい。

【0030】 $\alpha$ 、 $\beta$ 、*p*、*q*の定数は、システムコントロール回路10において実行されるソフトウェアのパラメータを調整することによって定められる。

【0031】偶フィールドについては、*j+1*番目と*j+2*番目の画素を組み合わせることにより、上記(4)～(15)式と同様な式によりRGB信号が得られる。なお、以上の式はガンマ補正を施していないリニアな演算方法であり、ガンマ補正された信号が画像メモリ41～44に記憶されているのであれば、一旦リニアに変換した後、それらの演算が行われ、その演算後、正規のガンマ補正が行われる。

\*を介して映像処理回路46に読み出され、演算により奇フィールドの奇偶数走査線の*i*番目の画素に対し、

★【0032】図5は、スキャンメモリ41～44から読み出した画素信号に基づいてRGB信号を抽出するための演算回路構成の一例を示し、この回路は補正回路91と映像処理回路46から構成される。図6は、第1および第2のCCD22、23から読み出される画素信号を模式的に示している。これらの図を参照して、画素信号からRGB信号が生成されて、静止画の映像信号がICメモリカード93に記録される動作を説明する。

【0033】第1のCCD22からの出力信号はスイッチ51を介してスキャンメモリ41、42の一方に入力され、第2のCCD23からの出力信号はスイッチ52を介してスキャンメモリ43、44の一方に入力される。スイッチ51、52は、システムコントロール回路

1フィールドの画像信号が入力される時、一方の端子51a、52a側に、また第2フィールドの画像信号が入力される時、他方の端子51b、52b側にそれぞれ接続される。

【0034】各スキャンメモリ41～44はそれぞれ1フィールド分の記憶容量を有し、第1スキャンメモリ41には、第1のCCD22から得られた第1フィールドの画素信号(図6の符号A1)が格納され、第2スキャンメモリ42には、第1のCCD22から得られた第2フィールドの画素信号(図6の符号A2)が格納される。第1スキャンメモリ43には、第2のCCD23から得られた第1フィールドの画素信号(図6の符号B1)が格納され、第2スキャンメモリ44には、第2のCCD23から得られた第2フィールドの画素信号(図6の符号B2)が格納される。

【0035】補正回路91には、4組の選択スイッチ91a～91dと、4つのラッチ91e～91hとが設けられている。選択スイッチ91aの一方の入力端は第1CCD22の第1スキャンメモリ41に、また他方の入力端はラッチ91eを介して第2CCD23の第1スキャンメモリ43にそれぞれ接続されている。同様に、選択スイッチ91bの各入力端は第1CCD22の第2スキャンメモリ42と、第2CCD23の第2スキャンメモリ44に接続されたラッチ91fに接続されている。選択スイッチ91cの各入力端は第2CCD23の第1スキャンメモリ43と、第1CCD22の第1スキャンメモリ41に接続されたラッチ91gに接続されている。選択スイッチ91dの各入力端は第2CCD23の第2スキャンメモリ44と、第1CCD22の第2スキャンメモリ42に接続されたラッチ91hに接続されている。なお、各選択スイッチ91a～91dは、入力データのビット数に応じた数のスイッチから構成される。

【0036】ラッチ91e～91hを介して選択スイッチ91a～91dに入力される画素信号は、ラッチを通りに入力される画素信号に対して相対的に1画素分遅延される。すなわち、各スキャンメモリ41～44と選択スイッチ91a～91dを直接接続するリード線は、CCD22、23により得られた画素信号を遅延させずにに出力する第1の画素信号出力手段を構成し、ラッチ91e～91hは、CCD22、23により得られた画素信号を、第1の画素信号出力手段の出力に対して相対的に1画素分だけ遅延させて出力する第2の画素信号出力手段を構成する。

【0037】各選択スイッチ91a～91dは通常ラッチ91e～91hとは反対側に定められている。したがって通常、各スキャンメモリ41～44から読み出された画素信号はラッチ91e～91hを通り映像処理回路46に入力される。ラッチ91e～91hと選択スイッチ91a～91dの作用については後述する。

【0038】画素信号は1水平走査線毎にスキャンメモ

リ41～44から読み出され、加算器61～65、減算器66～69およびレベルシフト回路71～76の何れかにおいて、所定の演算を施され、G信号、R信号およびB信号が求められる。G信号は直接G端子81から出力されるが、R信号およびB信号は、スイッチ53、54を介して、R端子82あるいはB端子83から出力される。図5の演算回路による演算は(4)～(15)式に従つたものであり、(4)式を例にとってこの回路の作用を説明する。

【0039】まず、スイッチ51、52はそれぞれ一方の端子51a、52a側に切り換えられており、スキャンメモリ41には第1フィールドのマゼンタの信号(VA,i,j)が格納され、スキャンメモリ43には第1フィールドのグリーンの信号(VB,i,j)が格納される。次いでスイッチ51、52が他方の端子51b、52b側に切り換えられ、スキャンメモリ42には第2フィールドのイエローの信号(VA,i,j+1)が格納され、スキャンメモリ44には第2フィールドのシアンの信号(VB,i,j+1)が格納される。

【0040】第1フィールドのマゼンタの信号(VA,i,j)と第2フィールドのイエローの信号(VA,i,j+1)は、加算器61において加算される。また第1フィールドのグリーンの信号(VB,i,j)と第2フィールドのシアンの信号(VB,i,j+1)は、加算器63において加算される。加算器61の出力信号はレベルシフト回路74において係数1を乗じられ、また加算器63の出力信号はレベルシフト回路73において係数 $\alpha$ を乗じられる。減算器67では、レベルシフト回路74の出力信号からレベルシフト回路73の出力信号が減算され、これにより(2)式が実行されたこととなる。この時スイッチ53はR出力端子側に切り換えられており、このR端子82からR信号が出力される。

【0041】なお、レベルシフト回路71～76におけるレベルシフト量は、システムコントロール回路10により、演算の内容に応じて制御される。すなわち、レベルシフト回路71～74は、 $\alpha$ 、 $\beta$ および1のいずれかに定められ、レベルシフト回路75、76は、 $p$ および $q$ のいずれかに定められる。スイッチ53、54は、i番目の画素の演算の時、図の上側に切り換えられ、i+1番目の画素の演算の時、図の下側に切り換えられる。

【0042】G端子81、R端子82およびB端子83は画像圧縮伸張回路94に接続されており、G信号、R信号およびB信号は画像圧縮伸張回路94においてデータ圧縮され、ICメモリカード制御回路95を介してICメモリカード93に記録される。

【0043】選択スイッチ91a～91dとラッチ91e～91hは、CCD22、23のフォトダイオードの一部が製造上等の理由により正常な画素信号を生成することができない場合、このようなフォトダイオードから得られる画素信号を補正するために設けられている。こ

11

の画素信号の補正動作を図5、図6および図7を用いて説明する。

【0044】図7(1)において、符号SA1で示す画素信号は、第1CCD22の第1スキャンメモリ41から読み出されて直接選択スイッチ91aに入力される信号、符号SA2で示す画素信号は、第1CCD22の第2スキャンメモリ42から読み出されて直接選択スイッチ91bに入力される信号、符号SB1で示す画素信号は、第2CCD23の第1スキャンメモリ43から読み出されて直接選択スイッチ91cに入力される信号、符号SB2で示す画素信号は、第2CCD23の第2スキャンメモリ44から読み出されて直接選択スイッチ91dに入力される信号である。すなわち画素信号SA1、SA2、SB1、SB2は、図6の画素信号A1、A2、B1、B2に対応している。これらの画素信号は、アドレス制御回路45(図1)から出力されるクロック信号に同期して、1画素ずつスキャンメモリ41~44から読み出される。

【0045】図7(2)において、符号TA1で示す画素信号は、第1スキャンメモリ41から読み出され、ラッチ91gを介して選択スイッチ91cに入力される信号、符号TA2で示す画素信号は、第2スキャンメモリ42から読み出され、ラッチ91hを介して選択スイッチ91dに入力される信号、符号TB1で示す画素信号は、第1スキャンメモリ43から読み出され、ラッチ91eを介して選択スイッチ91aに入力される信号、符号TB2で示す画素信号は、第2スキャンメモリ44から読み出され、ラッチ91fを介して選択スイッチ91bに入力される信号である。

【0046】図6においてハッチングを施した画素信号を生成するフォトダイオードP1が、製造上等の理由により正常な信号を生成できない場合、すなわち欠落画素が存在している場合を想定する。この欠落画素がCCD22、23のどの位置のフォトダイオードに対応しているかを示す情報は、このスチルビデオカメラの製造工程において、画素欠落データROM96に記憶されている。

【0047】この欠落画素は図7(1)において、第1スキャンメモリ22から読み出される「G<sup>4</sup>」の画素信号に対応しており、この画素信号は所定のタイミングで選択スイッチ91aに入力される。この時、選択スイッチ91aには、第1スキャンメモリ23から読み出されラッチ91eを介して導かれた「G<sup>3</sup>」の画素信号Qが入力されており、選択スイッチ91aはシステムコントロール回路10から出力される制御信号Dに基づいてラッチ91e側に切り換えられる。したがって選択スイッチ91aからは、「G<sup>4</sup>」の画素信号に代えて「G<sup>3</sup>」の画素信号が出力される。

【0048】図7(3)は選択スイッチ91a~91dから出力される画素信号を示している。すなわち、符号U

12

A1で示す画素信号は、選択スイッチ91aから出力された画素信号であり、大部分は第1CCD22の第1フィールドの画素信号であるが、欠落画素がある場合には、第2CCD23の第1フィールドの画素信号により補正されている。同様に、符号UA2で示す画素信号は、選択スイッチ91bから出力された画素信号であり、大部分は第1CCD22の第2フィールドの画素信号であるが、欠落画素がある場合には、第2CCD23の第2フィールドの画素信号により補正されている。符号UB1、UB2で示す画素信号も、欠落画素が存在する場合には同様にして補正されている。

【0049】上述の例において「G<sup>4</sup>」の欠落画素を補正する「G<sup>3</sup>」の画素信号は、図6に示すように、この欠落画素に隣接し、かつこの欠落画素と同じ色フィルタ要素が配設された第2CCD23の画素P2から得られる。すなわち、これらの画素P1、P2の間の距離は画面上において1画素分(X)である。これに対し、もし欠落画素が発生しているCCDと同じCCDから得られる画素信号により補正すると、この欠落画素と同じ色フィルタ要素が設けられた画素P3と欠落画素P1との距離は2画素分(2X)となる。したがって本実施例のように、欠落画素が発生していない方のCCDから出力される画素信号を利用することにより、欠落画素に最も近い画素情報により補正することができ、欠落画素の存在にもかかわらず画質の劣化を最小限に抑えることができる。

【0050】

【発明の効果】以上のように本発明によれば、欠陥フォトダイオードが存在していても、そのフォトダイオードから本来得られるべき色信号にできる限り近い色信号を生成することができるという効果が得られる。

【図面の簡単な説明】

【図1】本発明の一実施例を適用したスチルビデオカメラの回路構成を示すブロック図である。

【図2】第1および第2のCCDの受光面上に設けられたカラーフィルタの配列を示す図である。

【図3】第1および第2のCCDの出力信号に関し、対応する画素同士を重ね合わせた状態を示す図である。

【図4】実施例における色信号の抽出方法を説明するための図である。

【図5】映像信号処理回路の構成例を示す回路図である。

【図6】第1および第2のCCDから読み出される画素信号を模式的に示す図である。

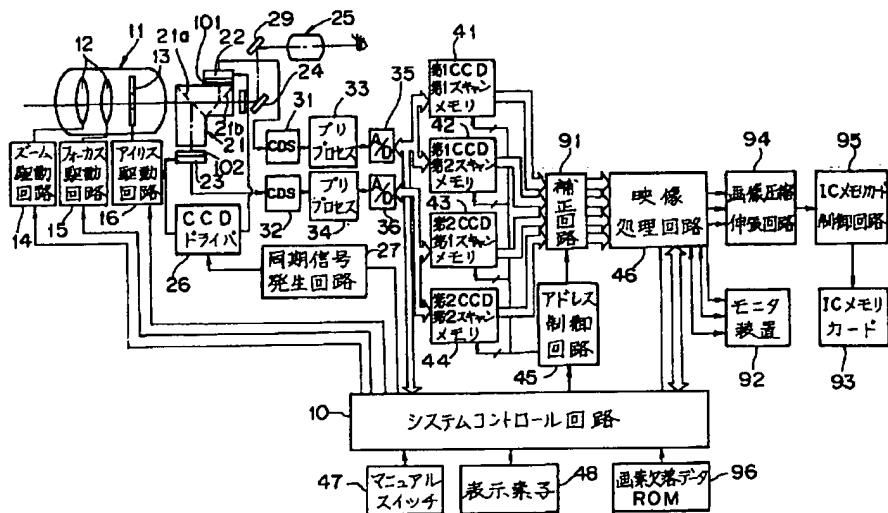
【図7】スキャンメモリから読み出される画素信号、ラッチを通った画素信号および選択スイッチから出力される画素信号を示すタイミングチャートである。

【符号の説明】

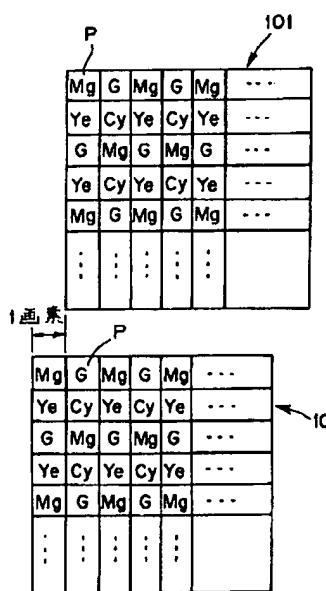
22、23 CCD(イメージセンサ)

50 101、102 フィルタ

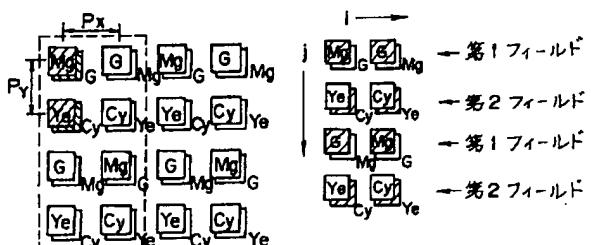
【図1】



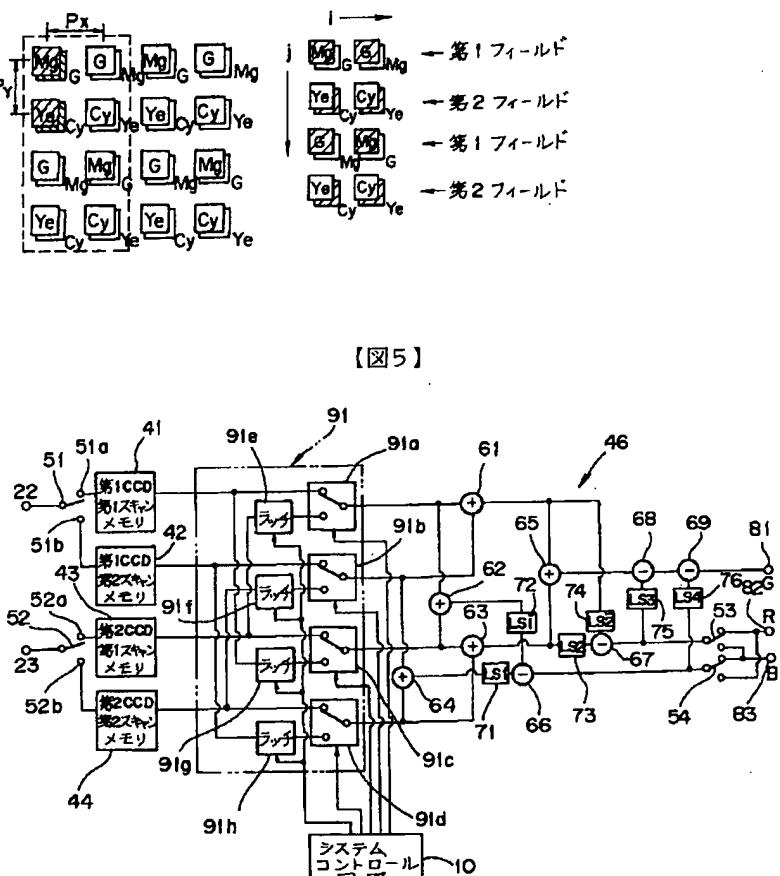
【図2】



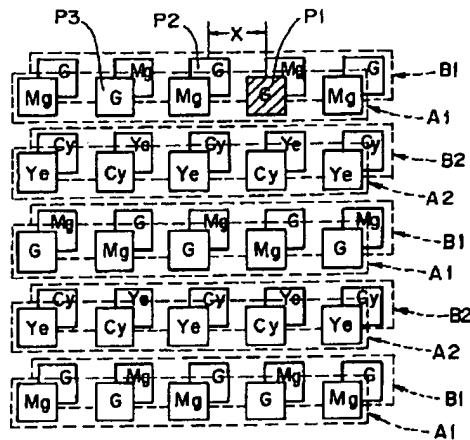
【図3】



【図4】



【図6】



[図7]

ブロック名		出力							出力名	
第1CCD 第1CCD (1)	第2CCD 第2CCD 第3CCD 第3CCD (2)	Mg <sup>1</sup> Ye <sup>1</sup> G <sup>1</sup> Cy <sup>1</sup> G <sup>0</sup> Cy <sup>0</sup> Mg <sup>0</sup> Ye <sup>0</sup> G <sup>0</sup> Cy <sup>1</sup> Ye <sup>1</sup> G <sup>1</sup> Mg <sup>2</sup> Ye <sup>2</sup> Cy <sup>2</sup> Mg <sup>1</sup> Ye <sup>2</sup> Cy <sup>3</sup> G <sup>3</sup> Mg <sup>3</sup> Ye <sup>3</sup> Cy <sup>4</sup> Mg <sup>4</sup> Ye <sup>4</sup> Cy <sup>5</sup> G <sup>4</sup> Mg <sup>5</sup> Ye <sup>5</sup> Cy <sup>6</sup> Mg <sup>6</sup> Ye <sup>6</sup> Cy <sup>7</sup> G <sup>6</sup> Mg <sup>7</sup> Ye <sup>7</sup> Cy <sup>8</sup> G <sup>7</sup> Mg <sup>8</sup> Ye <sup>8</sup> Cy <sup>9</sup> G <sup>8</sup> Mg <sup>9</sup> Ye <sup>9</sup> Cy <sup>10</sup> G <sup>9</sup> Mg <sup>10</sup> Ye <sup>10</sup> Cy <sup>11</sup> G <sup>10</sup> Mg <sup>11</sup> Ye <sup>11</sup> Cy <sup>12</sup>	G <sup>2</sup> Cy <sup>2</sup> Mg <sup>2</sup> G <sup>3</sup> Mg <sup>2</sup> Ye <sup>3</sup> Mg <sup>2</sup> Ye <sup>3</sup> Mg <sup>2</sup> Ye <sup>4</sup> Cy <sup>4</sup> Mg <sup>3</sup> Ye <sup>4</sup> Cy <sup>5</sup> Mg <sup>4</sup> Ye <sup>5</sup> Cy <sup>6</sup> Mg <sup>5</sup> Ye <sup>6</sup> Cy <sup>7</sup> Mg <sup>6</sup> Ye <sup>7</sup> Cy <sup>8</sup> Mg <sup>7</sup> Ye <sup>8</sup> Cy <sup>9</sup> Mg <sup>8</sup> Ye <sup>9</sup> Cy <sup>10</sup> Mg <sup>9</sup> Ye <sup>10</sup> Cy <sup>11</sup> Mg <sup>10</sup> Ye <sup>11</sup> Cy <sup>12</sup>	G <sup>4</sup> Cy <sup>4</sup> Mg <sup>4</sup> Ye <sup>4</sup> Cy <sup>4</sup> G <sup>5</sup> Mg <sup>5</sup> Ye <sup>5</sup> Cy <sup>5</sup> G <sup>6</sup> Mg <sup>6</sup> Ye <sup>6</sup> Cy <sup>6</sup> G <sup>7</sup> Mg <sup>7</sup> Ye <sup>7</sup> Cy <sup>7</sup> G <sup>8</sup> Mg <sup>8</sup> Ye <sup>8</sup> Cy <sup>8</sup> G <sup>9</sup> Mg <sup>9</sup> Ye <sup>9</sup> Cy <sup>9</sup> G <sup>10</sup> Mg <sup>10</sup> Ye <sup>10</sup> Cy <sup>10</sup> G <sup>11</sup> Mg <sup>11</sup> Ye <sup>11</sup> Cy <sup>11</sup>	SA1 SA2 SB1 SB2 TA1 TA2 TB1 TB2 UA1 UA2 UB1 UB2					
(3)	制御信号	D								